

## 14. 欠陥低減

---

### 14-1 スコープ

欠陥低減は歩留の習熟過程の総てを扱っている。従って、欠陥低減の章は 4 つの話題に焦点を当てている。即ち、歩留モデルと装置許容欠陥数、欠陥検出、欠陥源とメカニズム、欠陥の発生防止と排除である。この話題の順番は、歩留向上と欠陥低減の習熟サイクルに対応している。半導体ビジネスの重要な成功指標は、歩留の垂直立ち上げを達成し、その為の欠陥源の究明、形成、移送、付着、検出、評価と解析、低減と排除の能力によっている。この能力は、全てのプロセス技術と半導体製造環境のための施設技術、デバイス設計、プロセスインテグレーションのすべてを横断的に網羅したものである。その為には、より一層高い感度と処理能力を持った欠陥検出装置の開発と、欠陥をレビューし分類分けする技術の開発が継続的に必要である。プロセス/装置からの欠陥を低減する事は、習熟期に 85%から 95%の歩留を達成するために恒常的に必要である。同様に、システムチック欠陥起因のメカニズムによる歩留損失を、安定させ、低減し、制御するためには、多大な努力が必要である。プロセス必須薬液の不純物レベルを一桁以上改善する事は、100nm以下の領域に至るまで必要ないであろう。欠陥が不良になる過程の解明技術、欠陥のキル率を求める技術、欠陥の同定技術は、物理的なデバイス寸法が縮小し、対応する欠陥寸法も縮小するので、絶えざる技術的課題である。施設、設計、プロセス、試験と仕掛かりデータを相関付ける人工知能化された解析と欠陥低減のアルゴリズムは、統合された歩留管理を可能とするために、開発しなければならない。

### 14-2 大チャレンジ

欠陥低減の大チャレンジは表 74 に纏めてある。許容欠陥数は将来のプロセス技術情報が入手できるようになったら、その都度再検証し、更新する必要がある。歩留モデルは将来の技術ノードに対して、システム起因の歩留(パラメータ起因歩留損失、回路制限歩留等)ばかりではなく、ランダム起因の欠陥制限歩留の影響の観点で、複雑なインテグレーションの課題をよりよく考慮する必要がある。将来の欠陥モデルは欠陥検査や分析よりも、電気的特性の情報をもっと取り入れるべきである。高アスペクト比のコンタクト、デュアルダマシン構造の溝やビアの組み合わせ部の欠陥検出は引き続き困難な欠陥検出の挑戦課題となるだろう。更に言えば、100 億個にも上る同様な構造を持つプロセス層の中の一つの高アスペクト比の構造に深く埋められた欠陥を検出する事は引き続きこの分野における大きな挑戦であろう。この挑戦は高感度と高処理能力両方を要求される事から、複雑なものとなっている。今日、高感度と高処理能力はトレードオフの関係にあり、基礎歩留(ベースライン歩留)習熟のため、量産のためのライン監視かで装置性能を最適化してしのいでいる。不良同定作業の複雑さは、指数関数的に増大し、水平面内と垂直に層に跨る欠陥の位置の次元を定義すると言う非常に困難な仕事をみれば、如何に複雑かが分かる。検出出来る物理的痕跡を残さない回路不良を解析する事は非常に困難な仕事である。通常は増加数が 0 に近いが、時折高い変動係数を示す欠陥を正確に扱う統計的手段は基本的にデータ量削減手法への挑戦である。最新のテスト構造とモデル技術を駆使して、不純物濃度とデバイス歩留、信頼性、性能との間の相関を理解する事が、

重要プロセス材料の分野で基本的な挑戦である。この相関により増加する厳しい汚染の限界要求が本当に必要なのか、ただ厳しい仕様が必要なことの早期警報を与えているだけなのかが判明する。プロセス装置は歩留の急低下、失敗、不良を自動的に自己監視する能力を有し是正措置を開始する能力を持たなければならない。

5つの大チャレンジ >100nm/2005 年以前	課題のまとめ
歩留モデル — ランダム、システマチック、パラメータとメモリー冗長モデルを開発し、検証して、プロセス起因の欠陥、装置発生パーティクル、製品とプロセスでの測定データを歩留と関連付けねばならない。	互いに相関付けられた装置起因欠陥(PID)数、ウェーハ移動毎のパーティクル(PWP)数、製品検査とその場測定。 非常に小さい数のデータを扱う上での抜き取りと統計的問題。 ウェーハ内バラツキの歩留予測への影響。 パラメータ起因の歩留損失モデルの開発。
高アスペクト比パターン検査 — 高速で低価格な装置が開発されなければならない。この検査装置では、高アスペクト比のコンタクト/ビア/溝に伴う欠陥を高速に検出し、とくに底や底付近の欠陥を検出する。	ビアの底にエネルギーが届きにくい事と検出系へ情報が来ない事。 ウェーハ当たりの多数のコンタクトとビア数。
微量不純物の仕様 — テスト構造や先進モデルは、微量不純物がデバイス性能や信頼性、歩留におよぼす影響を決定するために必要である。	微量金属の及ぼす影響をより良く理解することが、新材料や新プロセスの導入に必要となる。
欠陥源究明 — 人工知能による解析と欠陥低減のアルゴリズムで建屋、設計、プロセス、試験、仕掛かりデータを相関付けするものを開発し、迅速に歩留を阻害している条件の根本原因解析を可能にする必要がある。	回路の複雑さは指数関数的に増加し、非アレイチップの不良を迅速に同定する能力が必要である。 自動的データ低減アルゴリズムを開発し、多くのデータ源(建屋、設計、プロセス、試験)から欠陥源を究明する必要がある。
目に見えない欠陥 — 不良解析道具とその利用技術は目に見える欠陥が検出できない場所で欠陥の場所を特定する事を可能にする必要がある。	目に見える欠陥が見つからない場合でも、欠陥源究明を可能とする技術が必要である。
5つの大チャレンジ < 100nm/2005 より先	
歩留モデル — 装置許容欠陥はより多くのパラメータ感度と、複雑なインテグレーションの課題、より多くのトランジスターの詰め込みと超薄膜の品質等を考慮に入れる必要がある。	新しい技術ノードのためにテスト構造を開発する複雑なインテグレーションの課題をモデル化する 超薄膜の信頼性モデル 増大するトランジスター搭載密度を考慮に入れた前工程のプロセス複雑性を反映するより良い方法
欠陥検出 — 複数の種類のキラー欠陥を検出し、同時に区別する事が、高い捕捉率と処理速度達成のために必要である。	現存する技術は感度のために処理速度を犠牲にしているが、予想される欠陥レベルでは処理速度と感度は統計的有意性を確保するために必要である。 問題となる寸法でパーティクルを検出する能力は無いかもしれない。
増大する検査コスト — 装置はその場プロセス/製品測定を使ってリアルタイムプロセス制御と汚染制御を上手く利用しなければならない。	装置はその場センサーを使用してリアルタイムなプロセス制御と汚染制御を有効に活用しなければならない。 検査を必要とするのは、歩留立上げ期間と製造環境では極例外的な時だけである。
欠陥特徴付け — 欠陥データは、歩留習熟を加速するために、寸法、形、構成、場所を検出表面の膜質によらずに持っている必要がある。	欠陥の特徴付けデータは歩留習熟を継続するために必要である。 インラインの欠陥検査データは場所やトポロジーに因らずに、欠陥の寸法、形、成分等を含んでいる必要がある。テスト構造は設計とプロセスおよびプロセスインテグレーションの課題を解決できるものを開発しなければならない。
無欠陥知的装置 — 先進モデル(化学と汚染の)、材料技術、ソフト、センサーが、ロバスタな無欠陥プロセス装置を提供するために必要である。この装置は故障/不良を予測し、欠陥が形成される前に自動的に是正措置を開始する	先進モデル(化学と汚染)、材料技術、ソフト、センサーによって失敗/不良を予測し、自動的に欠陥形成の前には是正行動を始めるロバスタな、無欠陥プロセス装置が提供出来る。 進んだ低欠陥表面処理技術の開発。

表 74 欠陥低減の大チャレンジ

### 14-3 技術的要求

#### 14-3-1 歩留モデルと装置許容欠陥数

$$Y = Y_S * Y_R = Y_S * \left( \frac{1}{1 + \frac{AD_0}{\alpha}} \right)^\alpha$$

プロセスの総合的な歩留は、一般的にシステムによって決まる歩留(グロス歩留、 $Y_S$ )とランダム欠陥によって決まる歩留( $Y_R$ )の積として表現される。表 76 と表 77 に負の二項分布モデルに基づく装置許容欠陥数の到達レベルを示す。ここで  $Y_R$  はランダム歩留、 $A$  はデバイスのクリティカルエリア、 $D_0$  は欠陥密度、 $\alpha$  はクラスタ係数である。本改訂での装置許容欠陥数の目標レベルの計算に際して用いた仮定を表 75 に示す。1999 年に行った SEMATECH 参加企業でのプロセス誘起欠陥(process-induced defect、PID)実力値の調査結果を用いて、1999 年 180nm 技術ノードのための目標値を設定した。MPU(micro-processor unit)あるいは DRAM(dynamic random access memory)を製造するために必要な製造装置とその使用回数に基づいて、PID の目標レベルを見積もった。求められた PID 値は 150nm 基本ルールプロセス(欠陥寸法 75nm)に外挿して示してある。

$$PID_n = PID_{n-1} \times \frac{F_n}{F_{n-1} \left( \frac{S_{n-1}}{S_n} \right)^2}$$

外挿にあたっては、チップ寸法の増大、プロセスの複雑化、パターン寸法の縮小化を考慮した。外挿式において、PID は 1 m<sup>2</sup>あたりのプロセス誘起欠陥密度の許容数、 $F$  は(与えられた技術ノードのマスク数で割られたランダムな電氣的故障密度から決定される)露光工程あたりの平均欠陥数、 $S$  は問題となる最小の欠陥寸法、 $n$  は技術ノードである。PID の外挿式を用いて、150nm 基本ルールプロセスの前後の世代の技術ノードの PID の目標値を計算した。問題となる最小の欠陥寸法を 75nm とし、全ての PID の目標値を定義した。表 76、77 の PID の各欄にプロセスフローで用いられる一般的な製造装置を示す。将来の実際の製造装置やプロセスはわからないので、本ロードマップではいかなる新プロセス、新材料、新装置も前世代技術を超える PID 値は許容されないと仮定した。この仮定に対しては、定期的に検証を行う必要がある。この欠陥目標設定方法はワーストケースモデルとなる。なぜなら全プロセス工程が最小デバイス寸法を使っていると仮定しているためである。実際には多くのプロセスはより緩い寸法のプロセス領域(訳注:日本では大工程などと呼ばれる)から成り立っている。しかし最小ルール寸法の工程と緩い寸法の工程の両方に同じ装置が使用される場合がある。そこで最悪の場合の欠陥目標モデルを設定する方が確実である。表 75 に MPU、または DRAM における PID 目標値を導出するための、歩留、チップ寸法、および電氣的不良密度とのプロセス成熟度の目標値を示す。大部分のこれらの仮定は ORTC の章で定義されている。表 76 は ORTC の表 1a で定義された、低価格 MPU に対する仮定を満たすために必要なランダムな PID 目標を示す。この MPU は小規模の L1 キャッシュを持つが、基本的にはロジックランジスタブロックで構成されると仮定する。MPU に関しては、プロセス/設計向上目標指数(ORTC 表 1b)が各技術ノードで満足されていると仮定して、解析を行った。(訳注:ORTC 表 1 ではプロセス/設計向上目標指数は市場、つまりコストとタイミングできまり、1999 年が 2000 年 1.0、2001 年から 2014 年までが 0.93 となっている。)この仮定が成り立たない場合、MPU のランダム PID をさらに毎年 6%づつ削減しなければならない。同様に、表 77 は表 75 に記載された DRAM 歩留目標を満たすために必要な許容ランダム

ムPID 数を示す。マスク1枚あたりの故障数を計算する際に用いられるランダムな故障密度は(これはPID 外挿式に対する入力値として使用されるのだが)、DRAM チップの周辺回路(ロジック/デコーダ)の面積のみに基づく。この周辺回路の面積は ORTC において当該の製造段階のチップ面積の 30%と設定されている。周辺回路には冗長回路がないので、チップのこの部分はランダム欠陥によって決まる 89.5%の歩留を達成しなければならない。一方 DRAM アレイ領域は冗長セルを用いるので、トータルの歩留 85%を達成できると仮定している。

製品	MPU	DRAM
歩留り立上げ段階	立ち上げ段階後期(訳注;生産開始から2年目)	量産段階後期(訳注;量産3年目)
$Y_{OVERALL}$	75%	85%
$Y_{RANDOM}$	83%	89.5%
$Y_{SYSTEMATIC}$	90%	95%
クラスタ係数	5	5
チップ面積	2002 年まで 170 mm <sup>2</sup> 、以降拡大。	1999 年は 132 mm <sup>2</sup> 、以降拡大。

表 75 装置許容欠陥数の到達レベル導出のための仮定

年 技術ノード	1999 140 NM	2000	2001 100 NM	2002	2003	2004 70 NM	2005	2008 50 NM*	2011 35 NM*	2014 25 NM*
MPU										
MPU / ASIC ½ ピッチ [A]	230	210	180	160	145	130	115	81	58	41
問題欠陥寸法	115	105	90	80	73	65	58	41	29	21
チップ面積 [B]	170	170	170	191	214	224	235	269	308	354
問題欠陥寸法以上の大きさでの総合電氣的故障密度 $D_0$ (故障数/m <sup>2</sup> ) [C]	1742	1742	1742	1550	1384	1322	1260	1101	961	836
ランダム故障密度 $D_0 \times$ (故障数/m <sup>2</sup> ) [D]	373	373	373	332	296	283	270	235	206	179
総マスク数 [E]	23	23	23	24	24	24	25	27	28	29
ランダム故障数/マスク	16	16	16	14	12	12	11	9	7	6
一般的な製造装置に対する MPU のランダムなプロセス誘起欠陥許容値(PID) (defects/m <sup>2</sup> )ただし、75nm 以上の欠陥数にあわせてある。										
CMP 洗浄	293	244	179	121	89	68	49	20	8	4
CMP 絶縁膜	421	351	258	174	128	98	70	28	12	5
CMP メタル	307	256	188	127	93	71	51	20	9	4
塗布/現像/バーク	118	99	72	49	36	27	20	8	3	1
CVD 絶縁膜	542	452	332	224	164	126	90	36	16	7
CVD 酸化膜マスク	503	419	308	208	152	117	84	34	15	6
絶縁膜コータ	157	131	96	65	48	37	26	11	5	2
CVD 炉	561	468	344	232	170	130	93	37	16	7
高速アニール炉	196	164	120	81	59	46	33	13	6	2
酸化/アニール炉	269	224	165	111	81	62	45	18	8	3
大電流イオン注入	462	385	283	191	140	107	77	31	13	6
小電流/中電流イオン注入	403	336	247	166	122	94	67	27	12	5
現像後検査	165	138	101	68	50	38	28	11	5	2
欠陥検査	187	156	115	77	57	43	31	12	5	2
リソグラフィセル	183	152	112	75	55	42	30	12	5	2
リソグラフィステッパ	87	73	53	36	26	20	15	6	3	1
寸法測定	181	151	111	75	55	42	30	12	5	2
膜厚測定	202	168	124	83	61	47	34	13	6	2
重ね合わせ精度測定	165	138	101	68	50	38	28	11	5	2
メタル CVD	263	219	161	109	80	61	44	18	8	3
メタルメッキ	157	131	96	65	48	37	26	11	5	2
メタルエッチ	611	509	374	252	185	142	102	41	18	7
メタル PVD	392	326	240	162	118	91	65	26	11	5
プラズマエッチ	576	481	353	238	174	134	96	38	17	7
アッシング	401	334	245	165	121	93	67	27	12	5
ランプ加熱 CVD	171	143	105	71	52	40	28	11	5	2
ランプ加熱 oxide/anneal	118	99	72	49	36	27	20	8	3	1
プローブ検査	64	54	39	27	19	15	11	4	2	1
気相洗浄	428	357	262	177	130	100	71	29	12	5
ウェーハ搬送	25	21	15	10	8	6	4	2	1	0.3
薬液洗浄	446	371	273	184	135	104	74	30	13	5

解決策あり



解決策開発中



解決策なし



表 76 MPU 欠陥モデルと装置許容欠陥数

\*ORTC 表 1b に示されるように、50/35/25nm 技術ノードの MPU はそれぞれ 2007 年、2010 年、2013 年に実際に生産が始まると仮定している。

[A] ORTC 表 1a で定義。

[B] ORTC 表 2a で定義。

[C] ORTC 表 5a で定義。

[D] ランダム歩留が 83%であるという仮定に基づく。

[E] ORTC 表 5a で定義。

年 技術ノード	1999 140 NM	2000	2001 100 NM	2002	2003	2004 70 NM	2005	2008 50 NM	2011 35 NM	2014 25 NM
DRAM										
DRAM ½ ピッチ [A]	180	165	150	130	120	110	100	71	50	35
問題欠陥寸法	90	83	75	65	60	55	50	35	25	18
チップ面積 [B]	132	138	145	152	159	166	174	199	229	262
問題欠陥寸法以上の大きさでの総合電氣的故障密度 $D_0$ (故障数/m <sup>2</sup> ) [C]	1249	1193	1140	1089	1040	994	950	828	723	630
ランダム故障密度 $D_0 \times$ (故障数/m <sup>2</sup> ) [D]	2826	2700	2580	2465	2355	2250	2150	1875	1636	1426
総マスク数	20	20	20	21	21	21	22	24	25	26
ランダム故障数/マスク	141	135	129	117	112	107	98	78	65	55
一般的な製造装置に対する DRAM のランダムなプロセス誘起欠陥許容値 (PID) (defects/m <sup>2</sup> ) ただし、75nm 以上の欠陥数にあわせてある。										
CMP 洗浄	758	608	480	328	267	215	162	65	27	11
CMP 絶縁膜	1090	875	691	472	385	309	233	93	39	16
CMP メタル	793	637	503	344	280	225	169	68	28	12
塗布/現像/バーク	306	246	194	133	108	87	65	26	11	4
CVD 絶縁膜	1402	1126	889	608	495	397	299	120	50	21
CVD 酸化膜マスク	1301	1045	825	564	459	369	278	111	46	19
絶縁膜コータ	407	327	258	176	144	115	87	35	15	6
CVD 炉	1453	1166	921	629	512	411	310	124	52	21
高速アニール炉	508	408	322	220	179	144	108	43	18	7
酸化/アニール炉	695	558	441	301	245	197	148	59	25	10
大電流イオン注入	1194	959	757	517	421	338	255	102	43	18
小電流/中電流イオン注入	1043	837	661	452	368	295	223	89	37	15
現像後検査	428	343	271	185	151	121	91	37	15	6
欠陥検査	484	389	307	210	171	137	103	41	17	7
リンググラフィセル	472	379	299	205	167	134	101	40	17	7
リンググラフィステッパ	226	181	143	98	80	64	48	19	8	3
寸法測定	496	377	298	203	166	133	100	40	17	7
膜厚測定	523	420	331	227	184	148	112	45	19	8
重ね合わせ精度測定	428	343	271	185	151	121	91	37	15	6
メタル CVD	680	546	431	295	240	193	145	58	24	10
メタルメッキ	407	327	258	176	144	115	87	35	15	6
メタルエッチ	1581	1269	1002	685	558	448	337	135	56	23
メタル PVD	1013	813	642	439	357	287	216	86	36	15
プラズマエッチ	1491	1197	945	646	526	422	318	127	53	22
アッシング	1037	832	657	449	366	294	221	88	37	15
ランプ加熱 CVD	443	355	281	192	156	125	94	38	16	6
ランプ加熱 oxide/anneal	306	246	194	133	108	87	65	26	11	4
プローブ検査	166	134	105	72	59	47	36	14	6	2
気相洗浄	1108	890	703	480	391	314	27	95	40	16
ウェーハ搬送	65	52	41	28	23	19	14	6	2	1.0
薬液洗浄	1153	925	731	499	407	325	246	98	41	17

解決策あり

解決策開発中

解決策なし

表 77 DRAM 欠陥モデルと装置許容欠陥数

[A] ORTC 表 1a で定義。

[B] ORTC 表 2a で定義。

[C] ORTC 表 5a で定義。

[D] ランダム歩留が 89.5% で周辺回路が全チップ面積の 30% であるという仮定に基づく。

### 14-3-2 欠陥検出

欠陥検出に対してまず第一に要求されていることは、歩留に影響を及ぼす欠陥を特定のプロセス層においてインラインで検出できる能力を得ることである。また、プロセスの研究開発段階、歩留立上げの段階、そして量産の様々なフェーズに対応して処理能力を向上させていくことが要求されている。欠陥検出技術の適用範囲の拡大は検査感度の向上と処理能力の向上の両立を要求しており、その解決策を示すことは極めて難しい状況にある。プロセスの完成度において様々な成熟度にある複数の製品が同じ欠陥検査装置で検査され、量産され始めるにつれ、この事はより重要な問題になって来ている。多額の投資が必要な欠陥検出装置には、投資に見合う効果を出すことが要求されている。

プロセスの開発から量産の各フェーズに対応した性能を持つ装置が、デバイスメーカーに対してジャストインタイムで供給されなければならない。とりわけプロセスの研究開発に必要な装置は新しい世代のデバイス技術が導入されるのに先行して必要とされている。また歩留立上げのフェーズに必要な装置は量産が始まる数ヶ月前に準備できていなければならない。最後の量産段階、即ち高い製品歩留を追求している段階においては、その技術世代の製造プロセスの異常をモニタリングできる能力が必要である。

技術上の要求項目は、パターン無しウェーハ検査、パターン付きウェーハ検査、並びに高アスペクト比パターン検査に分けられる(表 78 参照)。この中で CMP(chemical mechanical polishing:化学機械研磨)後のパターン付きウェーハ検査は、パターンが絶縁膜に埋まっているため寧ろパターン無しウェーハ検査に近いものとなっている。高アスペクト比パターン検査というのは、パターンの幅に対し深さの比が 3 以上の深いパターンの底の部分に存在する欠陥を検出する技術であり、通常のパターン付きウェーハ検査とは分けて考えられる。これは大チャレンジ課題の項と表 78 の脚注 C でも述べられているように、検出能力に特殊な要素が求められているからである。

パターン無しウェーハ検査における要求技術項目はウェーハそのものとデポ膜の種類に依存している。また、ウェーハ裏面の欠陥検出の際にはウェーハ表面に何らコンタミネーションや物理的な接触をもたらさないことが望まれる。このウェーハ裏面に関する要求項目は表 38 に示すように、リソグラフィプロセスにおける焦点深度への影響を排除する目的から設けている。

他にも幾つかの欠陥モードが検査装置で検出可能であることが必要となっている。見えない欠陥(従来の光学的手法で検出できない欠陥)に対する知見の獲得についても、電子ビーム技術を用いた検出技術の適用拡大と合わせて必要性が高まってきている。上述の大半の欠陥は表面下の位置に存在し、デバイスの縦構造に対し無視できない大きさを持つ傾向がある。今のところこれらの欠陥の検出すべき最小寸法の定義は明確になっていない。また、以下で規定されるようなサブミクロンの欠陥検出を急ぐあまり、ウェーハの広い領域に影響を及ぼすマクロ欠陥が見落とされることがあってはならない。マクロ検査のスキャンスピードはすべての技術ノードにおけるリソグラフィの処理能力(検査時間を含む)に合致するよう、継続して向上されなければならない。

一方、半導体デバイスメーカーは急速な歩留立上げと歩留ロスのリスクを避けるために十分な頻度の検査を行うが、それにかかるコストと得られる利益とのバランスを取ることが重要である。欠陥検査装置の価格と占有面積、そして処理能力が COO(コストオブオーナーシップ)に響く主要な要素である。

現在の所、この COO の高さのため多くの半導体デバイスメーカーが僅かな検査装置の配備しか出来ない状況を生み出している。歩留の習熟曲線を最大限高めるためには理想的には統計的に最適化したサンプリングアルゴリズムが必要であり、そのためにも検査装置がフルに活用されなければならない。もし将来、検査感度は向上するものの処理能力が低下したとすると、その装置の COO は上昇し、半導体デバイスメーカーは更に僅かなサンプリングしか出来ず、結果として歩留損失と歩留習熟の速度の低下を招くことになる。

表 78 に示された検査感度に対する要求値は、テストウェーハあるいは校正用ウェーハ上に付けられたポリスチレンラテックス(PSL)に対する検出感度で規定されている。しかし、実際には新規の装置はプロセス開発の間に発生する実際の欠陥に対する検出能力で評価されることが多い。このような欠陥は高解像度光学系を持つ装置で検出される。これらの欠陥にはパーティクル、パターン流れ、並びにスクラッチが含まれている。また、様々な工程において様々な欠陥タイプが増えてきており、新旧の欠陥検査装置においてこれらの欠陥をどの程度検出できるかその能力を評価するため、標準欠陥ウェーハを開発することが急務となっている。

将来の技術世代においては欠陥レビューを行う顕微鏡により高い分解能が要求される。SEM の利用技術が急速に開発されることにより、今や上述のような欠陥の素早いレビューと分類が可能となっている。SEM レビューの速度を向上させることは、現状に比べより多くの欠陥情報を収集する機会を増やすことになり、結果として歩留立上げの習熟速度を向上させる事につながる。

年 技術ノード	1999 180nm	2000	2001	2002 130nm	2003	2004	2005 100nm	算出基準
パターン付きウェーハ欠陥検査、ポリスチレンラテックス(PSL)で検出率 90%等価感度(nm)*(A,B)								
プロセス R&D 300(cm <sup>2</sup> /hr)	54	49	44	39	36	33	30	0.3×DR
歩留立上げ 3000(cm <sup>2</sup> /hr)	72	65	59	52	48	44	40	0.4×DR
量産 10,000(cm <sup>2</sup> /hr)	90	81	73	65	60	55	50	0.5×DR
高アスペクト比構造欠陥検査:残以外の欠陥に対し、PSL 径(nm)で検出率 90%の等価感度(nm)(c)								
全ての製造段階	54	49	44	39	36	33	30	0.3×DR
パターン無しウェーハ欠陥検査、PSL で検出率 90%等価感度(nm)*(D,E)								
メタル膜	69	63	57	51	47	43	39	0.3×MCP
メタル以外の膜	54	49	44	39	36	33	30	0.3×DR
ベア-シリコン	54	49	44	39	36	33	30	0.3×DR
ウェーハ裏面検査	180	163	150	130	120	110	100	DR
欠陥レビュー								
分解能(nm)(F)	9	9	8	7	7	6	5	0.05×DR
欠陥位置決め精度(um)@上 記分解能	3	3	2	2	2	1	1	*
自動欠陥分類、欠陥レビュープラットフォームで(G:H)								
再検出可能な最小欠陥寸法 (nm)	72	65	59	52	48	44	40	0.4×DR
欠陥種類の数	5	5	5	10	10	10	15	**
速さ(秒/欠陥)	10	10	7	5	5	5	5	
速さ--含む元素分析(秒/欠 陥)	25	25	20	15	15	13	10	

DR--Design Rule

MCP--Minimum Contact Pitch

解が存在

解を追求中

解が無い

表 78a 欠陥検査に対する要求—短期

\* 記述の分解能では  $0.67 \times 1024 \times 1024$  の画素を仮定する。

\*トレンドは、粗い分類からより細かい分類へ行われる。

注:

- [A] パターン付きウェーハの走査速度はプロセスの R&D で最低でも 300 cm<sup>2</sup>/h、歩留立上げ時 3,000 cm<sup>2</sup>/h、量産時 10,000 cm<sup>2</sup>/h が必要である。現存する解決策では上述の感度要求でこれらのターゲットを達成するものはない。
- [B] パターン付きウェーハの擬似欠陥率は、プロセスの R&D で最低でも 15%、歩留立上げ時 10%、量産時 5%以下であろう。
- [C] 高アスペクト比検査(HARI)欠陥はどのプロセス段階でもキラーである。従って、最小の欠陥検出感度はどのプロセス段階でも技術ノードの 0.3 倍である。コンタクトの底の物理的に妨げとならない、単原子層程度の膜も検出すべきである。
- [D] パターン無しウェーハ欠陥検査装置は時間当たり 200mm ウェーハを 150 枚、擬似欠陥率 5% 以下で走査出来なければならない。
- [E] メタル膜の欠陥検査装置はグレインの無い膜に対しては、半最小コンタクトピッチ(1/2MCP)の

0.3 倍で、表面が荒れているかグレインがある膜に対しては 0.5 倍の欠陥を検出できなければならない。メタルでない膜とベアシリコンの検出感度はモニターウェーハの使用を正当なものとするために最低限、パターン付きウェーハの検査装置と同じでなければならない。

- [F] 分解能は量産時パターン付きウェーハの検査感度の 10%になっている。
- [G] ADC:再検出率は再検査する全欠陥を母数として 95%以上検出でなければならない;正確さは専門家による分類と比較して 95%以上でなければならない;繰り返し精度も 95%以上;再現性も分散率(標準偏差/平均値,Cv%)として 5%以下でなければならない。
- [H] 仮定は 5000 枚/月のウェーハ仕込みで、表 12-2-2 に基づく FEOL の洗浄のウェーハ当たりの欠陥数からレビューで 100%ADC を行うのに必要な欠陥検査速度が導かれる。

年 技術ノード	2008 70nm	2011 50nm	2014 35nm	算出基準
パターン付きウェーハ欠陥検査、PSL で 90%捕獲等価感度 (nm)*(A,B)				
プロセス R&D 300(cm <sup>2</sup> /h)	21	15	11	0.3×DR
歩留立上げ 3000(cm <sup>2</sup> /h)	28	20	14	0.4×DR
量産 10,000(cm <sup>2</sup> /h)	35	25	18	0.5×DR
高アスペクト対象欠陥検査(c)				
全ての製造段階	21	15	11	0.3×DR
パターン無しウェーハ欠陥検査、PSL で 90%捕獲等価感度 (nm)*(D,E)				
メタル膜	29	21	14	0.3×MCP
メタル以外の膜	21	15	11	0.3×DR
ベアシリコン	21	15	11	0.3×DR
ウェーハ裏面欠陥検査	70	50	35	DR
欠陥レビュー				
分解能(nm)(F)	4	3	2	0.05×DR
欠陥位置決め精度(um)@上記分解能	1	1	0.5	*
自動欠陥分類、欠陥レビュープラットフォームで(G:H)				
再検出可能な最小欠陥寸法(nm)	28	20	14	0.4×DR
欠陥種類の数	20	20	25	**
速さ(秒/欠陥)	5	5	5	
速さ--含む元素(秒/欠陥)	10	10	10	

解が存在       解を追求中       解が無い

表 78b 欠陥検査に対する要求一長期

### 14-3-3 欠陥発生源と発生メカニズム

歩留低下メカニズムを迅速に特定することが欠陥源究明と歩留習熟の本質であり、そのために統合歩留管理技術が活用される。表 79 は欠陥源およびメカニズムの究明に関する技術的要求である。回路の複雑さやウェーハロットから得られる情報量は技術ノードの進展と共に増加せざるを得ないが、モデリング・情報処理方法・知的装置などの開発を進めることによって、歩留習熟を加速させ欠陥源究明に必要な期間を現状のレベルに保てるようにしなければならない。IC 製造プロセスが複雑さを増すに伴い、データ収集速度、格納速度、検索速度は指数関数的に増加させる必要がある。将来の技術ノードにおいても、製造に関する問題を特定するための期間は、歩留上昇期の平均として、製

品を作るために必要な理論プロセス時間の合計の約 50%に保持される必要がある。複雑さが増加する中で、統合歩留管理 (IYM:integrated yield management) のための方法論とそれを実現するソフトウェアは生産性維持にとって不可欠であると見なされて来た。IYMシステムは、歩留低下メカニズムを迅速に特定するために必要な回路設計データ、見える欠陥および検出できない欠陥のデータ、特性 (パラメータ) データ、プロセス結果の傾向を把握するための電氣的テスト結果を情報として持っている必要がある。IYM システムには、歩留低下メカニズムが特定されれば問題発生個所を明確にできる機能も必要である。問題発生個所はプロセス装置であったり、設計や試験の問題、あるいはプロセスインテグレーションの問題であったりするが、それらが欠陥発生、特性はずれ、電氣的不良となって表われる。IYM システムには、製造ラインで保持されている多種類のデータをマージ出来る機能も必要である。このデータ統合には、現在は相互の関連なく存在する物理的あるいは仮想的データをマージすることが必要になる。多種多様なデータソースが活用でき、さらに自動欠陥分類 (ADC) や空間分布解析 (SSA) などの自動解析手法が進展すれば、欠陥、特性 (パラメータ) 値、電氣的試験などの基礎データを有用な製造プロセス情報に変えることができるようになる。多種類の欠陥タイプに関する技術的要求を以下に示す。

#### 見える欠陥 (*visible defects*)

技術ノードの進展に伴って対象欠陥寸法は小さくなる。その寸法に応じた、検出、レビュー、分析、それに原因究明のための装置が必要になる。

#### 検出できない欠陥 (*non-detectable defects*)

検出できない欠陥とは、電氣的不良の原因になるが、今日の検査技術では物理的痕跡程度しか検出できない欠陥と定義する。回路設計がより複雑になると、物理的痕跡すら残さない欠陥が原因で生ずる回路不良が増える。こうした不良の一部は、例えばウェーハ間やチップ間での抵抗や容量の変動の様に、系統的かつパラメトリック (特性規格はずれなど) な形で顕在化する。あるいは、応力起因の転位や局所的な結晶欠陥/原子結合不良 (訳注:原子レベルでの結合が無いもの。例えば界面準位) のような、偶発的かつパラメトリックではない形で顕在化する。後者の迅速な原因究明は、より挑戦的課題になると考えられている。開発が必要な技術は、不良を迅速に特定する技術および、特定された不良の原因が見える欠陥、検出できない欠陥、それにパラメトリック欠陥に分類する技術である。

#### パラメトリック欠陥 (*parametric defects*)

デザインルールの縮小と共に、システムティック欠陥の影響が増加しつつあり、ウェーハ内およびウェーハ間の特性変動 (*parametric variation*) がシステムティック成分の主要素となっている。パラメトリック欠陥は歴史的に検出できない欠陥とされてきたが、迅速な欠陥源究明のためには、検出できない欠陥とは別に独立して扱う必要が出てきている。

#### 電氣的不良 (*electrical faults*)

プロセス層数の増加、チップ内トランジスタ数の増加、回路密度の増加、問題となる欠陥寸法の縮小が進んでいるが、それに伴って生ずる欠陥数の増加は電氣的不良としてしか検知されない。電氣的不良には、点状欠陥やパラメータ値変動による不良も含まれている。欠陥発生原因を特定するた

めには電氣的不良がチップのどこで生じているかを明らかにしなければならない。この作業の複雑さは単位面積(mm<sup>2</sup>)当たりのトランジスタ数×総プロセス数にほぼ比例するため、表79にはその数値を欠陥特定の複雑度として表示してある。複雑さが増す状況にあっても欠陥発生原因を特定する時間を一定に保つため、チップ内での電氣的不良が発生している位置を特定するための時間を増加させない様にする必要がある。

#### データ管理システム(DMS:data management system)

現存するデータ管理システムは数種類の独立したデータベースを持ち、歩留解析に携わる幾つかの技術者グループが利用できるようになっている。このデータはベースライン歩留解析、突発的歩留低下の抑制、傾向確認、プロセス設計、歩留予測などに用いられている。

IYM の有効性を阻害する主要因は、システム間の情報伝達、データ仕様、データベース間の共通ソフトウェアインターフェースが基準とするデータの標準規格が無いことである。使いやすい標準規格を作ることは自動化を促進するためにも必要である。現在の技術的解析手法は人による操作が必要であり、実験的なレベルの域を出ていない。SPC(statistical process control:統計的プロセス制御)チャートや他のシステムのアラームをキューにして、多様なデータベースからの自動的にデータを収集する能力は、データの山からプロセスに関連した情報をタイムリーに引き出すために必要である。欠陥源究明を閉じたループ作業とするためには、DMS、特に市販の DMS がプロセス管理情報や装置管理情報(例えば WIP データ)を扱えるようにする必要がある。こうした情報処理が特に重要になると予想されるのは、装置が異常と判断された時に装置を停止するという単純な機能に留まらず、別の装置への自動的な迂回や装置の異常内容の診断といった先端プロセス制御/装置制御の導入を考えた場合である。

DMS は今のところ、その場(in-situ)センサー出力、装置の正常/異常出力、装置のログデータといった装置の時系列データを扱うに留まっている。ロットあるいはウェーハベースのデータと関連付けて装置の時系列データを記録できる方法が必要である。

今日の DMS で扱える製造データは非常に多様であるにもかかわらず、歩留予測のためのハードやソフトは少数の専門家にしか扱えない状況が続いている。こうした解析手法を広範な技術者グループが使えるようになれば、優先して解決すべき欠陥発生メカニズムを迅速に明確化でき、その結果、最も重要な問題にすばやく対応できるようになるであろう。

年 技術ノード	1999 180nm	2000	2001	2002 130nm	2003	2004	2005 100nm
DRAM 1/2 ピッチ(nm)	180			130			100
MPU ゲート長(nm)	140		100			70	
ウェーハ径 (mm)	300	300	300	300	300	300	300
欠陥源究明の複雑さ [A], [F]							
ロジック Tr 密度 /mm <sup>2</sup> (1E4)	7.0	9.9	14.0	17.6	22.2	30.0	40.6
プロセスステップ数	380	-	-	430	-	-	480
欠陥源究明複雑さ係数 (1E6) [B]	27	-	-	75	-	-	195
欠陥源究明複雑さ傾向 [C]	1	-	-	3	-	-	7
迅速な欠陥源究明のためのデータ解析							
データ量(データ項目数/ウェーハ)(1E12) [D]	1.9E+00	-	-	5.4E+00	-	-	1.4E+01
データ量(DV)傾向 [E]	1	-	-	3	-	-	7
傾向を把握する迄の時間	数日	-	-	数日	-	-	数時間
自動解析のための情報源	空間分布	-	-	空間分布 時間推移	-	-	融合
欠陥の生成・移動・付着モデル							
ガスによる移送モデル	過渡的	過渡的	過渡的	過渡的	過渡的	過渡的	過渡的
付着機構	仮定	仮定	仮定	付着係数	付着係数	付着係数	付着係数
解析時間	数時間	数時間	数時間	数分	数分	数分	数分

解が存在

解を追求中

解が無い

表 79a 欠陥源究明とメカニズム究明に関する技術的要求—短期

年 技術ノード	2008 70nm	2011 50nm	2014 35nm
DRAM 1/2 ピッチ(nm)	70	50	35
MPU ゲート長 (nm)	50(2007)	30(2010)	25(2013)
ウェーハ径 (mm)	450	450	450
欠陥源究明の複雑さ [A], [F]			
ロジック Tr 密度 /mm <sup>2</sup> (1E4)	100	247	609
プロセスステップ数	530	580	630
欠陥源究明複雑さ係数(1E6) [B]	530	1433	3837
欠陥源究明複雑さ傾向 [C]	20	53	142
迅速な欠陥源究明のためのデータ解析			
データ量(データ項目数/ウェーハ)(1E12) [D]	8.4E+01	2.3E+02	6.1E+02
データ量(DV)傾向 [E]	44	121	321
傾向を把握する迄の時間	数時間	数時間	数時間
自動解析のための情報源	改善	改善	改善
欠陥の生成・移動・付着モデル			
ガスによる移送モデル	自由分子	自由分子	自由分子
付着機構	機械的	機械的	機械的
解析時間	数分	数分	数分

解が存在  解を追求中  解が無い 

表 79b 欠陥源究明とメカニズム究明に関する技術的要求—長期

表 79 欠陥源究明とメカニズム究明に関する技術的要求に対する付記。

- [A] 欠陥源究明は発生個所の特定を意味する。例えばプロセス装置、設計、テスト、あるいはプロセスインテグレーションの問題かなどの特定。あるいは、見える欠陥か検出できない欠陥か、パラメトリック欠陥か、電氣的不良になっているかなど。
- [B] 欠陥源究明複雑さ係数 = (ロジック Tr 密度 個/mm<sup>2</sup>) x (プロセス回数)。
- [C] 欠陥源究明複雑さ傾向は 180nm 技術ノードで規格化。
- [D] データ量 (DV) = ウェーハ表面積 (mm<sup>2</sup>) x 欠陥源究明複雑さ係数 (数/mm<sup>2</sup>)。
- [E] データ量 (DV) 傾向は 180nm 技術ノードで規格化。
- [F] 迅速な欠陥源究明と歩留習熟に関する仮定
- 技術ノードの進展に伴う複雑さとデータ量の増加傾向の下でも、歩留上昇率は今後も現状のベンチマークレベルを維持できる。このためには、IYM 技術が常に洗練されることが必要。
  - 新たな歩留低下要因究明に対しても理論的サイクルタイムの 50%以下が維持される。
  - 新材料導入があっても欠陥源究明に必要な時間は増加しない。
  - 歩留習熟曲線の立上がり時に欠陥源究明が集中する。
  - データ収集、格納、検索は指数関数的に増加するので、上記仮定を実現するには IYM 技術の著しい改善が必要になる。

#### 14-3-4 欠陥の発生防止と排除

欠陥の発生防止と排除に関する要求は、表 80 に示すように、製造に用いる材料や環境によって分類される。

ウェーハ環境制御 — 100 nm 以降のデバイス寸法に対して、ウェーハ隔離が有効な技術になる。今後、非パーティクル性汚染、即ち分子汚染によって影響を受けるプロセス工程の比率が増加すると予想される。半導体プロセスへの Cu の使用は、新たな汚染物質を導入する可能性がある。これらの傾向のために、装置のミニエンバイロメント(mini-environment)化、そしてクローズドキャリア (pod) を用いた工場自動化に対応して、ウェーハを隔離出来る技術が必要である。ウェーハ環境制御 (WEC) 技術の要求から、重要な工程における雰囲気中の酸性物質/アルカリ物質/凝縮性有機物質/ドーパント(dopant)/金属などの目標レベルが決められる。他の大気暴露時間と付着係数は、線型を仮定している。計算では、表面終端構造の部分的な相違や時間に対する付着係数の変化、空気中またはウェーハ表面上の対象物の化学的/運動学的な相互作用は考慮していない。

プロセス影響を与える材料 — スパッターターゲット/メッキ溶液/CMP スラリー/CVD 用原料/high/low  $\kappa$  材料のような新規材料については、不純物目標レベルに関してほとんど理解されておらず、さらに実験研究が必要である。一定の体積あたりのパーティクル数は、問題となる最小のパーティクル寸法において一定として来た。このことは、パーティクル密度が  $X^{-3}$  則 ( $X$ :パーティクル寸法) の仮定に従うことを考慮すると、技術ノード毎に約 2 倍、180nm から 35nm の技術ノードで約 80 倍のクリーン化が必要なことを意味する。問題となる最小寸法のパーティクルの測定は、最小寸法より大きな寸法のパーティクルを監視することで、 $X^{-3}$  則に従って減少するを要求レベルが実現可能になる。

超純水 (UPW) — 一般に 18.1 meg $\Omega$  以上の比抵抗とイオン化合物(陽イオンと陰イオン)/有機物/シリカ(融解またはコロイド状の)/パーティクル/バクテリアの含有量が 1 ppb 以下 (TOC を除く) であることが要求される。表 80 は現状から外挿した要求レベルを示す。プロセスニーズが各メーカーで一致しない限り、現在の技術水準より緩い基準とはならない。酸素添加水によるエッチングの理由で水素終端されたシリコンのリンスやゲート酸化膜厚の制御のために、溶存酸素濃度 (DO) の制御が必要となる。装置オペレーションや構成はウェーハでの溶存酸素レベルに影響し、N<sub>2</sub> 雰囲気はユースポイント (POU) での溶存酸素濃度を制御するのに必要になるであろう。装置を N<sub>2</sub> 雰囲気中で稼働できるようにならない限り、1 ppb 以下の酸素の制御は、現実的ではない。

生存可能な(培養された)バクテリアは、一般的に、超純水生産プラント中の全有機炭素量 (TOC) と溶存酸素濃度の低レベル化により 1 colony/L 以下である。超純水中のパーティクルレベルは、現状のオンラインパーティクル計測が可能な範囲をはるかに超えている。SEM 技術により現在パーティクル検出限界を約 0.05  $\mu$  m まで広げているが、定期的な品質チェックのためには役立つが、リアルタイムではない。イオン化合物(陽イオン、陰イオン)に対する感度は、プロセス/製品によって異なる。Ca や Fe のレベルは、低レベルでもウェーハ上に凝集しやすいため、重要である。

## 水消費量の最小化

水資源や排水受け入れエリアに対する多大な要求は、深刻な影響を環境に与えるため(清浄である場合でも)、水資源の保全は必須である。超純水は、ウェーハリンス水として使用するために再生利用され、他の使用(冷却塔や排気スクラバや灌漑用水)のために再生され、消費を最小にしなければならない。産業は、再生利用水が一回しか使われない水と同等、もしくは、それ以上であることを要求している。図 54 を参照の事。

パラメーター	測定	テスト方法
比抵抗	Online	電気セル
バクテリア	培養	栄養分 / 加熱
TOC	Online	比抵抗 / CO <sub>2</sub>
反応性シリカ	Online	色測定基準(Colorimetric)
コロイド状シリカ	実験室	酸に溶かす
トータルシリカ	反応性 + コロイド状	反応性 + コロイド状
パーティクル	Online	パターン寸法の 1/2 での光散乱
SEM filter	実験室	パターン寸法の 1/2 での評価
陽イオン / 陰イオン	Online	イオンクロマトグラフ (プロセス依存)
溶存酸素	Online	プロセス変動 (詳細は本文中)
不揮発性残渣	Online	

図 54 超純水の一般的な計測方法

液体化学薬品 — プロセス化学薬品に対しては、拡散熱処理前洗浄工程で要求される不純物レベルが、最も厳しい値となる。液体化学薬品の純度レベルは、2012 年 から次の技術ノードまで変わらないと予測される。より希釈した化学薬品の使用に向かうトレンドにより、増加した純度レベルが相殺されるためである。

その結果、今後 15 年間に必要とされる改善は、10 倍程度で済む。一方、液体パーティクル測定技術に関しては、90nm 以下のパーティクルを検出することが重要な課題となる。HF 最終洗浄または SC-1 最終洗浄においては、表面処理の要求を満たすために、新規な化学薬品 (例えば、錯体や pH 調整剤) の導入が必要となろう。CMP 工程の増加により、凝集性や除去(リンス能力のような)容易さのようなパラメータに対する仕様の決定を含め、スラリーの純度要求のさらなる理解が必要となる。

一般ガス/特殊ガス — 表 80 で不純物や化学薬品の一般的なガイドラインがわかるが、特定のニ

ーズにより、各個々のガスに対して値は変わる。窒素、酸素、アルゴン、及び、水素のようなバルク雰囲気ガスには大きな変更は必要とされない。不純物減少の改善要求の一部は後のノードに伸ばされている。しかし、一般ガス/特殊ガスに対して問題となる寸法でのガスの流れを乱さないようなインラインパーティクル計測は重要な課題である。現在の技術を改良すれば、必要とされる検出感度で、ユースポイント(POU)での測定を行うことが可能になる。現在の技術は、ユースポイントでの計測要求に対応できるが、各特殊ガスライン毎の継続的なパーティクル監視は工場のインフラ整備に相当なコストがかかるであろう。特殊ガス中汚染の影響の程度は、プロセスによって大きく変わるかもしれない。例えば、ある成膜ガスにおける特定の汚染レベルは、エッチングガスにおける同レベルの汚染物質よりはるかに多くの影響があるかもしれない。最も厳しい要求に応えるためには、ユースポイントにおいてフィルタ、場合によってピュリファイア/ジェネレータを用いる。安価で速い応答速度の不純物分子検出が必要である。low  $\kappa$  や Cu プロセスに関連するガスの純度要求は、今後の課題である。

新規材料 — プロセスに使われる新規材料の不純物仕様は、ますます重要になるであろう。金属酸化物/CMP スラリー/低・高誘電体材料/新規バリア金属用原料(CVD やめっき液)/配線金属(Cu, Ta)のような問題となる材料の仕様は、あまり研究されていない。これらの材料が技術要求を満たす不純物仕様によって生産されるために、新規測定技術や影響研究が必要となる。

設計とプロセスの相互作用 — 欠陥源やメカニズムを決定する際重要となる標準的なテスト構造が必要とされる。いったん、設計とプロセスの相互作用を解明できれば、プロセス感度が低いデバイス設計の基本ルールを確立できるかもしれない。プロセス感度分析やプロセス感度を鈍感化させるサイクルは、デバイス設計と歩留の向上に重要となる。その上、様々な層のランダム欠陥に対する設計感度は、設計プロセスにおいて考察される必要がある。

プロセスとプロセスの相互作用 — プロセス工程間の欠陥形成(レジスト膜厚とコンタクト密度がビア/コンタクト内の残渣レベルに影響するような)の相互作用は、対象の装置やプロセスに必ずしも密接な関連がないような前後の工程の装置やプロセスに特別な要求を与えるかもしれない。隣接モジュールの性能を劣化させるあらゆる汚染物質が移送されないように、クラスタ装置や洗浄槽等は、注意深く設計されなければならない。不要なプロセス相互作用を検出し理解し削除するために、プロセスモニタと制御は重要な役割を果たす。適切なセンサとデータは、上流・下流のプロセスパラメータや歩留にすばやく反映させるための適切な情報管理システムとともに、装置間や装置内の統計的プロセス制御 (SPC)を可能にしなければならない。

年 技術ノード	1999 180 NM	2000	2001	2002 130 NM	2003	2004	2005 100 NM
ウェーハ環境制御							
問題となるパーティクル寸法 (nm) [A]	90	90	75	65	60	55	50
問題となる寸法以上のパーティクル (/m <sup>3</sup> ) [B]	12	10	8	5	4	3	2
気中分子汚染物質 (pptM) [C]							
リングラフィ — 塩基 (アミン、アミド、NH <sub>3</sub> )	1000	1000	1000	750	750	750	750
ゲート — 金属 (Cu, E=2 × 10 <sup>-5</sup> ) [C]	0.3	0.3	0.25	0.2	0.2	0.15	0.1
ゲート — 有機物 (分子量 250 以上, E=1 × 10 <sup>-3</sup> ) [D]	200	170	130	100	90	80	70
—有機物 (as CH <sub>2</sub> )	3600	3000	2400	1800	1620	1440	1260
サリサイドコンタクト — 酸 (Cl <sup>-</sup> , E=1 × 10 <sup>-5</sup> )	10	10	10	10	10	10	10
サリサイドコンタクト — 塩基 (as NH <sub>3</sub> , E=1 × 10 <sup>-6</sup> )	40	32	24	20	16	12	10
ドーパント (P or B) [F]	< 10	< 10	< 10	< 10	< 10	< 10	< 10
プロセス影響を与える材料							
問題となるパーティクル寸法 (nm) [B]	90	90	75	65	60	55	50
超純水							
TOC (ppb)	2	1	< 1	< 1	< 1	< 1	< 1
バクテリア (CFU/ liter)	< 1	< 1	< 1	< 1	< 1	< 1	< 1
トータルシリカ (ppb)	0.1	0.1	0.05	0.05	0.05	0.05	0.05
溶存酸素 (ppb)	10	7	3	1	1	1	1
問題となる寸法以上のパーティクル (/ml)	< 0.2	< 0.2	< 0.2	< 0.2	< 0.2	< 0.2	< 0.2
問題となる陽イオン、陰イオン、金属 (ppt, each)	20	20	< 20	< 20	< 20	< 20	10
液体化学薬品 [E]							
問題となるパーティクル寸法 (/ml)	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
HF-, H <sub>2</sub> O <sub>2</sub> , NH <sub>4</sub> OH: Fe, Cu (ppt, each)	< 250	< 220	< 180	< 150	< 135	< 110	< 100
問題となる陽イオン、陰イオン、金属 (ppt, each)	< 20	< 20	< 20	< 10	< 10	< 10	< 5
HF 中 TOC (ppb)	< 60	< 50	< 40	< 30	< 30	< 25	< 20
HCl, H <sub>2</sub> SO <sub>4</sub> : 全不純物 (ppt)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
BEOL 溶剤, 剥離液 K, Li, Na (ppt, each)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
バルク雰囲気ガス							
N <sub>2</sub> , O <sub>2</sub> , Ar, H <sub>2</sub> : H <sub>2</sub> O, O <sub>2</sub> , CO <sub>2</sub> , CH <sub>4</sub> (ppt, each)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
問題となる寸法以上のパーティクル (liter)	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
特殊ガス							
POU での問題となる寸法以上のパーティクル (/liter) [D]	2	2	2	2	2	2	2
腐食性ガス — メタルエッチャント							
O <sub>2</sub> (ppbv)	< 500	< 500	< 500	< 500	< 500	< 500	< 500
H <sub>2</sub> O (ppbv)	< 500	< 500	< 200	< 200	< 500	< 500	< 500
不活性ガス — 酸化膜/ホトレジスト エッチャント/剥離							
O <sub>2</sub> (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 500
H <sub>2</sub> O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 500
総金属不純物 (pptwt)	< 500	< 500	< 500	< 500	< 500	< 500	< 500

解が存在

解を追求中

解が無い

表 80a 欠陥の発生防止と排除の技術要求—短期

年 技術ノード	2008 70 NM	2011 50 NM	2014 35 NM
ウェーハ環境制御			
問題となるパーティクル寸法 (nm) [A]	35	25	18
問題となる寸法以上のパーティクル (/m <sup>3</sup> ) [B]	1	1	1
気中分子汚染物質 (pptM) [C]			
リングラフィ — 塩基 (アミン、アミド、NH <sub>3</sub> )	< 750	< 750	< 750
ゲート — 金属 (Cu, E=2 × 10 <sup>-5</sup> ) [C]	0.07	< 0.07	< 0.07
ゲート — 有機物 (分子量 250 以上, E=1 × 10 <sup>-3</sup> ) [D]	70	50	< 50
—有機物 (as CH <sub>2</sub> )	1260	900	< 900
サリサイドコンタクト — 酸 (Cl-, E=1 × 10 <sup>-5</sup> )	10	10	10
サリサイドコンタクト — 塩基 (as NH <sub>3</sub> , E=1 × 10 <sup>-6</sup> )	4	< 4	< 4
ドーパント (P or B) [F]	< 10	< 10	< 10
プロセス影響を与える材料			
問題となるパーティクル寸法 (nm) [B]	35	25	18
超純水			
TOC (ppb)	< 1	< 1	< 1
バクテリア (CFU/ liter)	< 1	< 1	< 1
トータルシリカ (ppb)	0.01	0.01	0.01
溶存酸素 (ppb)	1	1	1
問題となる寸法以上のパーティクル (/ml)	< 0.2	< 0.2	< 0.2
問題となる陽イオン、陰イオン、金属 (ppt, each)	1	1	1
液体化学薬品 [E]			
問題となるパーティクル寸法 (/ml)	< 0.5	< 0.5	< 0.5
HF-, H <sub>2</sub> O <sub>2</sub> , NH <sub>4</sub> OH: Fe, Cu (ppt, each)	< 50	< 50	< 50
問題となる陽イオン、陽イオン、金属 (ppt, each)	< 1	< 1	< 1
HF 中 TOC (ppb)	< 15	< 10	< 10
HCl, H <sub>2</sub> SO <sub>4</sub> : 全不純物 (ppt)	< 1000	< 1000	< 1000
BEOL 溶剤, 剥離液 K, Li, Na (ppt, each)	< 1000	< 1000	< 1000
バルク雰囲気ガス			
N <sub>2</sub> , O <sub>2</sub> , Ar, H <sub>2</sub> : H <sub>2</sub> O, O <sub>2</sub> , CO <sub>2</sub> , CH <sub>4</sub> (ppt, each)	< 100	< 100	< 100
問題となる寸法以上のパーティクル (liter)	< 0.1	< 0.1	< 0.1
特殊ガス			
POU での問題となる寸法以上のパーティクル (/liter) [D]	2	2	2
腐食性ガス — メタルエッチャント			
O <sub>2</sub> (ppbv)	< 200	< 50	< 50
H <sub>2</sub> O (ppbv)	< 200	< 50	< 50
不活性ガス — 酸化膜/ホトレジスト エッチャント/剥離			
O <sub>2</sub> (ppbv)	< 500	< 100	< 100
H <sub>2</sub> O (ppbv)	< 500	< 100	< 100
総金属不純物 (pptwt)	< 100	< 100	< 100

TOC—total oxidizable carbon

解が存在

解を追求中

解が無い

表 80b 欠陥の発生防止と排除の技術要求—長期

表 80 欠陥の発生防止と排除の技術要求の注釈

- [A] 問題となるパーティクル寸法は、デザインルールの 1/2 に基づく。全ての欠陥密度を問題となるパーティクル寸法に正規化している。問題となる寸法のパーティクルは、必ずしもキラー欠陥ではない。
- [B] 気中パーティクルの要求は、0.01cm/sec の沈着速度から推定しており、3 個/m<sup>3</sup> の雰囲気に対して、1 個/m<sup>2</sup>/hr となる。(この値は大気状態での近似値に相当する。例として、180 nm に対する要求は次のよう

に計算される。

$(13 \text{ 個}/\text{m}^2/\text{ステップ}) \times (300 \text{ ステップ}) / (1000 \text{ hrs}) \times (3 \text{ 個}/\text{m}^3) / (1 \text{ 個}/\text{m}^2/\text{hr}) = 12 \text{ 個}/\text{m}^3$ .

- [C] 示したイオン種が計算の基礎になっている。暴露時間は 60 分で、表面濃度がゼロから計算している。リソグラフィーの計算基礎はリソグラフィのロードマップ、ゲートの金属や有機物は前処理の金属と有機物のロードマップに基づいている。全ての気中分子汚染は  $S = E \cdot (N \cdot V / 4)$ ; S が到着率 (molecules/cm<sup>2</sup>/s), E が付着係数 (0 から 1), N が空気中濃度 (molecules/cm<sup>3</sup>), そして V が平均分子速度 (cm/s) である。
- [D] 有機物の付着係数は分子構造で大きく異なり、また表面の終端状態によって異なる。一般的に、250 より小さい分子量の分子は高い揮発性から影響を及ぼさないと考えた。
- [E] ユースポイント(POU)でのパーティクル目標であり、使用薬液の目標ではない。装置接続点での薬液中金属不純物の目標は、エピウェーハを基準とし、バルクガス系、1:1:5 standard clean 1 (SC-1)、あるいは elevated temperature 1:1:5 standard clean 2 (SC-2) 最終洗浄工程に用いる場合を想定して、sub-ppb を提案する。
- [F] P, B, As, Sb が含まれる。
- [G] 問題となる金属やイオンには、Ca, Co, Cu, Cr, Fe, Mo, Mn, Na, Ni, W が含まれる。
- [H] TOC の値は最良データで必ずしも歩留データに基づいたものではない。

## 14-4 解決策候補

### 14-4-1 歩留モデルと装置許容欠陥数

SEMATECH によって検証された情報により、1997 年版 NTRS で示された装置許容欠陥数の精度が向上した。このような検証努力は、1999 年版に向けて継続して行われてきたが、さらに精度を向上させるためにはモデリングの検証を定期的に継続していく必要がある。今後のモデリングに対する挑戦のためには、より精度の高い歩留モデリング技術に関する研究が必要とされる。今後、見えない欠陥の占める割合が増加するため、歩留のモデリングと許容欠陥数の見積りは複雑になっていく。従って、欠陥モデルは電気的特性評価からの情報をより重視し、視覚的な解析への依存度を低くする必要がある。このため、新しい評価デバイスと方法、及び、デバイス歩留に与えるシステマティック、及びパラメトリックな影響のより深い理解が要求される。配線間接続層は代表的な挑戦であり、技術的な要求の中でそのように認識されて来た。極薄膜の信頼性、プロセスの複雑さ、配線速度、伝送特性、及び、欠陥になるかならないかは別として波長に依存したレチクル上欠陥の歩留への影響をモデル化することが課題となる。大学やその他の研究機関には最先端プロセス用の設備が無いために、この分野での研究を面倒なものにしている。図 55 は解決策の候補を示している。

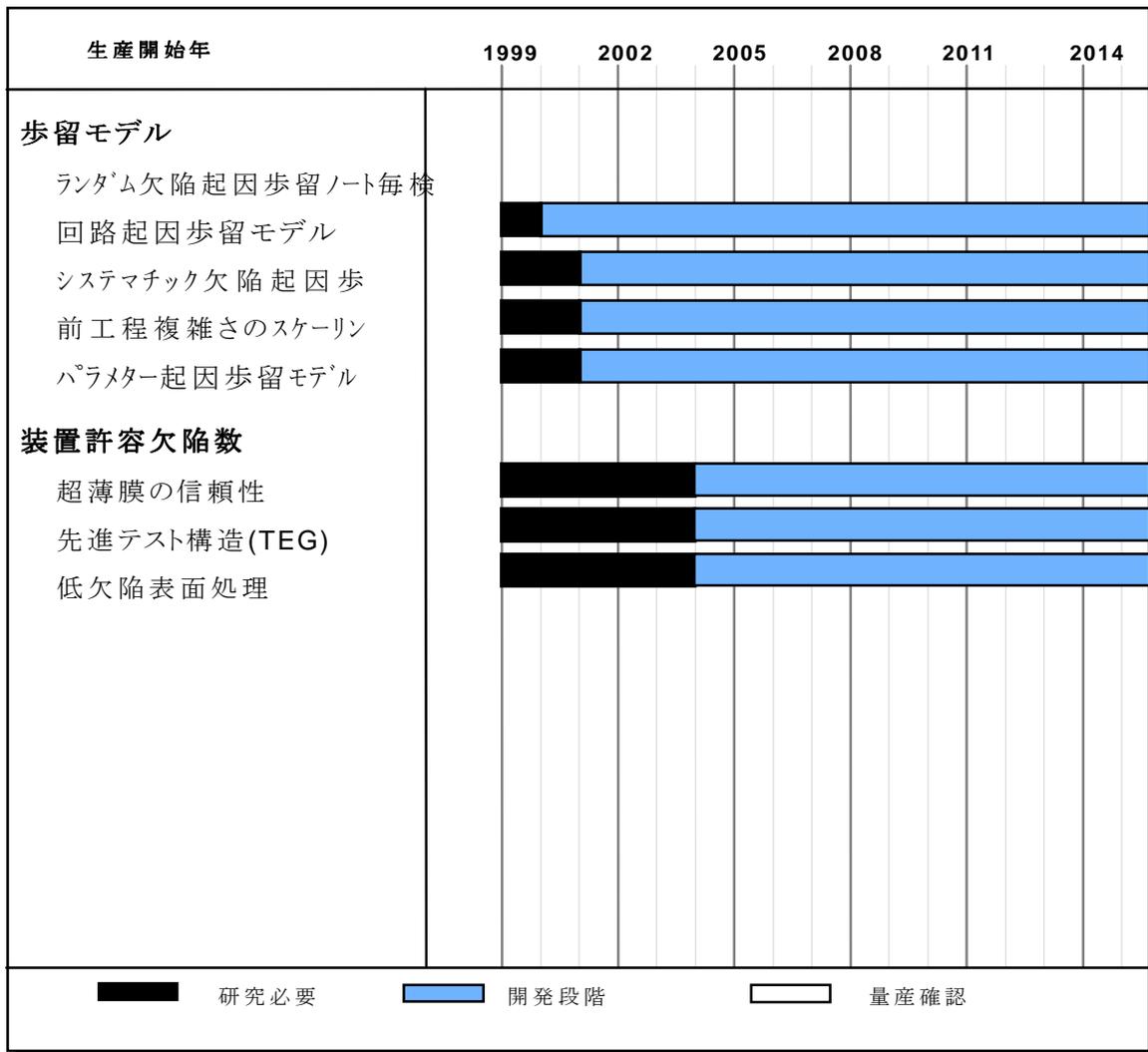


図 55 欠陥モデルと許容欠陥数に関する解決策候補

#### 14-4-2 欠陥検出

欠陥検出装置に対する技術的要求を満たすためには、多大な研究と開発が必要である。図 56 は欠陥検出に対する既知の解決策候補を示している。今後の 2~3 世代の技術ノードにおいては、光散乱方式および光学画像比較方式によりパターン付きウェーハの欠陥検出の高感度化が達成されることが期待される。これらの技術が高アスペクト構造の深部に存在する欠陥検出に応用されるであろう。例えば、深いホールの中に生じた非常に薄い残渣を検出するために有効な解決法を探るためには、ホログラフィー画像比較、電子ビーム(散乱、又は画像形成)、音響技術、または X 線画像形成などの新手法の早期開発が望まれる。

技術の向上と新検査装置の開発の速度に対する要求は検出システムの一部の構成技術の実現により楽に目標が達成できる。経済的な光学技術の開発を継続するために、短波長化、コンパクト化、連続波長レーザー、高い量子効率と高速捕捉、適当な低損失で低収差レンズ、波長板、偏向子、及び安定した機械的、音響-光学走査装置が近い将来必要となる。

ロードマップで要求される感度を満たした上での目標処理能力(特に、歩留立上げ時期、及び量

産時期の処理能力)を達成するためには大きなブレークスルーが期待される。ウェーハ上の大面積領域からの並列データ取得のためにはアレイ検出が開発されるべきである。ソフトウェアのアルゴリズムの改良により SN 比を向上できれば、光学的検出技術を延命させることができるであろう。

これらの解決策は、莫大な量の欠陥に関連した組成、形状、欠陥分類などに関するデータ、及び、大量の情報と迅速な意志決定の必要性を含まなければならない(この領域における必要性についての補完的説明は次節の欠陥源とメカニズムを参照)。自動欠陥分類、欠陥の空間分布解析、動的サンプリング、歩留への影響評価、及びその他の人工知能は既に意思決定までの時間と、リスクを負った製造を減少させている。継続したソフトウェアの開発がこれらの能力の進歩に重要であるが、欠陥検出装置にとっては解析技術の向上により、より多くの情報を生み出すことも重要である。より小さい欠陥に対する検出感度を向上させるための挑戦によって、検出装置とレビュープラットフォームの境界は無くなりつつある。より高分解能の画像比較技術を開発する上で、処理能力を取るか情報量を取るかは非常に重要な課題である。上記のことを考慮すると、欠陥検出は欠陥の発生源により近いところで行われるべきであり、欠陥検出機能をプロセス装置に集積するための開発も加速する必要がある。

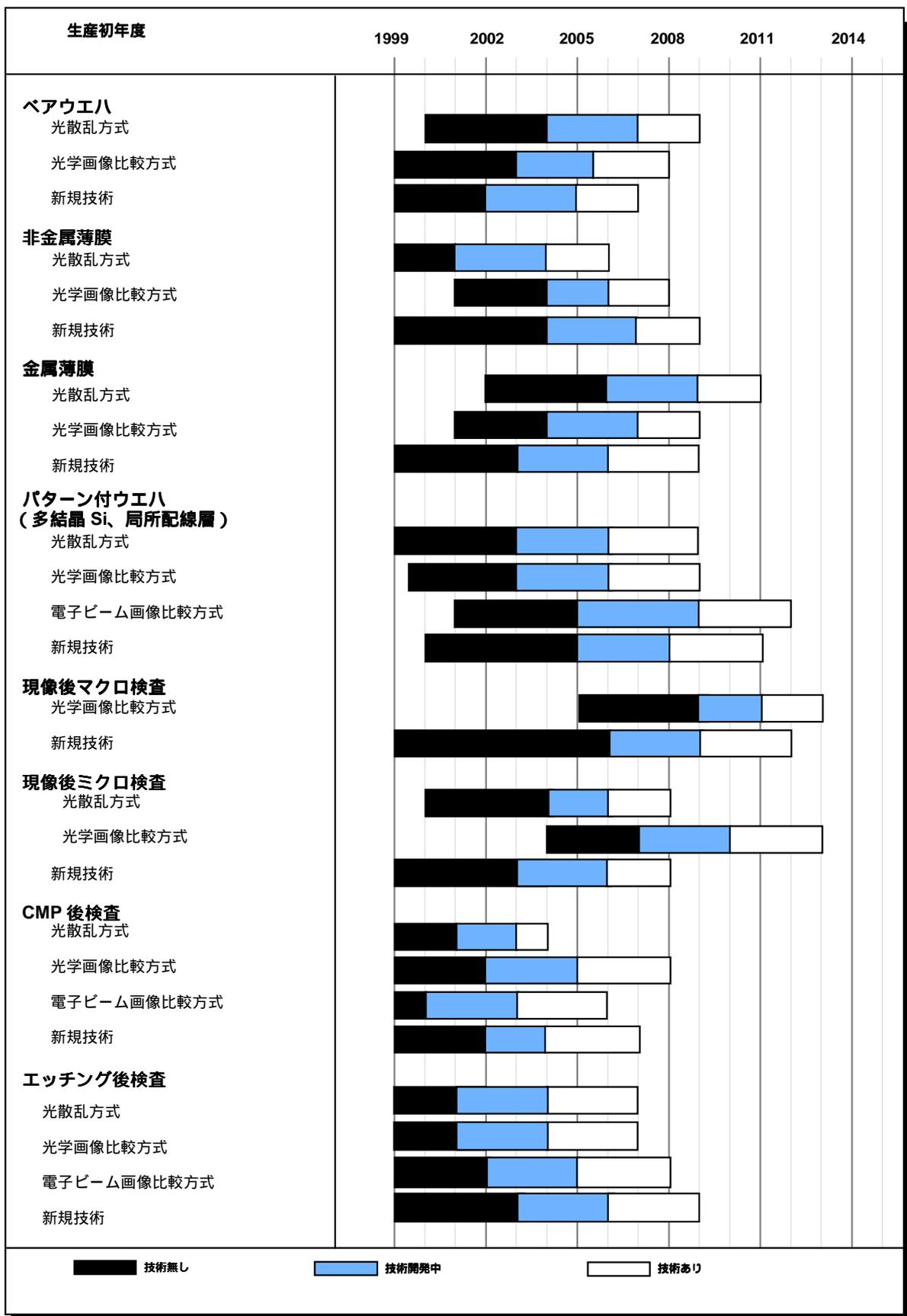


図 56 欠陥検出の解決策候補

### 14-4-3 欠陥源とメカニズム

製造工程の複雑さがますます増大することに伴って、歩留に影響を与える傾向や突発的な不良を検出しタイムリーに反応することができる能力は、パッシブデータへ大きく依存している。このことは、そこでは最大の生産性と利益が得られる歩留立上げ(yield ramp)の期間において特に真実になる。パッシブデータとは、適切な抜き取り戦術によって製品からインラインで収集された欠陥、パラメトリックそして電氣的試験データであると定義出来る。ショートループテストのような実験のための時間的余裕は将来の技術ノードでは簡単には手に入らないであろう。潜在的な問題を傾向づけたり、プロセスの突発不良を明確にするために許される時間の要求から、測定データ固有の SN 比を最大にする抜き取り技術の開発が必要である。IYM のゴールは可能な限り少ない試料でプロセスの問題点を明確にすることである。製造プロセスに関連づけて製品データを整頓する解析手法はより強力な信号をもたらし、そして、それらは様々なレベルのプロセス履歴や人間の経験(学習した知識)を理解しているので、測定ノイズの影響をほとんど受けなくなりそうである。それ故に、IYM への解決策候補は、製品データや装置の健康状態あるいはその他のその場(in-situ)プロセス測定から情報を発生させる技術の開発を含んでいる。データ・マイニングとも呼ばれる、製品情報を製造プロセスとを関連付ける自動化の方法もまた要求されている。新しい手法や技術をうまく統合する基本は、仮想的なあるいは物理的に組み合わされたデータベース環境でデータコミュニケーションを促進する規格を作成することである。

#### 見える欠陥

見ることができる欠陥源をつきとめる装置(光学方式あるいは SEM 方式による検出、そして欠陥レビュー、SSA, ADC, EDX, FIB)はよく整備されているが、背景の擬似欠陥から真の欠陥を弁別するための十分な信号対雑音比を達成し、ますます小さくなっていく見える欠陥の元素組成を測定評価するために、新しい装置や手法が開発されなければならない。

#### 検出できない欠陥

光学顕微鏡技術の次に、処理能力を犠牲にしないで高い分解能を提供できる適正価格の検査技術が必要とされる。検出の難しい欠陥源をつきとめるために、不良解析装置の分解能が改善されることを要求している。100nm 以下のテクノロジーノードは、原子レベルの欠陥領域まで検出可能な拡張性のある不良解析技術の開発を要求している。さらに、個々の回路やトランジスターを特性評価し、あるいはリーケージパスを同定するために、内部回路用 DC マイクロプロービングの分解能が向上されることが必要である。局所的な検出の難しい構造欠陥をひきおこす設計とプロセスの相互作用を研究してモデル化しなければならない。試験容易化手法および診断容易化設計は、欠陥原因箇所を同定する能力を向上させるために、これらのモデルを必要としている。

## パラメトリック欠陥

回路テスターでの測定中により多くのパラメトリックデータを保存しておくことは、パラメトリック起因の欠陥の原因を突き止める助けになるであろう。この情報は、空間分布解析(SSA)を含む各種の技術を使って、プロセスデータとの相関を可能とするであろう。“パラメトリック欠陥”を引き起こす可能性のある項目の確率をモデル化することで、原因まで遡るのに費やす時間を減らすこともできる。BIST(built in self test)技術は、パラメータの変動やミスマッチによって起こるレース条件や不良モードを明確にするために開発されるべきである。

## 電氣的欠陥

現在、メモリアレイテストチップやマイクロプロセッサ中のメモリアレイが迅速に欠陥を同定するために用いられており、ノンアレイデバイスにも引き続き使われるであろう。将来の製品は試験工程で不良を同定するように設計されていなければならない。試験のための設計(DFT)と組み込みセルフテスト(BIST)は欠陥を同定することを助けることができる2つの方法である。DFTとBISTの両者の不良パターンは回路中の物理的な位置を表示しなければならない。正確な不良と欠陥の対応づけモデルも将来の欠陥位置の同定作業を助けるために開発されなければならない。その他、試験プログラムには不良パターンの情報を保存し、あらかじめ規定された(モデル化された)不良モードの可能性に基づいて解析できることが必要である。これらの技術は全て歩留技術者に、回路不良の位置と原因をより迅速かつ精密に突き止めることを提供する。

## データ管理システム(DMS)

次の分野が次期 DMS の挑戦を実現するために必要な研究開発投資の対象である。

- データファイルフォーマットと座標系の標準化
- DMS の COO モデル
- DMS/WIP の統合
- データ収集、保管、記録と破棄についての DMS の方法論
- 進んだ装置/プロセス制御(APC)のための DMS

これは SEMATECH が後援した 1999 DMS 調査研究の一部の Oakridge National Lab(ORNL)による報告の指摘によっているが、このロードマップの補足資料にまとめを載せてある。

さらに、図 57 の解決策候補を示している部分を参照のこと。

欠陥メカニズムに関する追加情報も補足資料に提供してある。

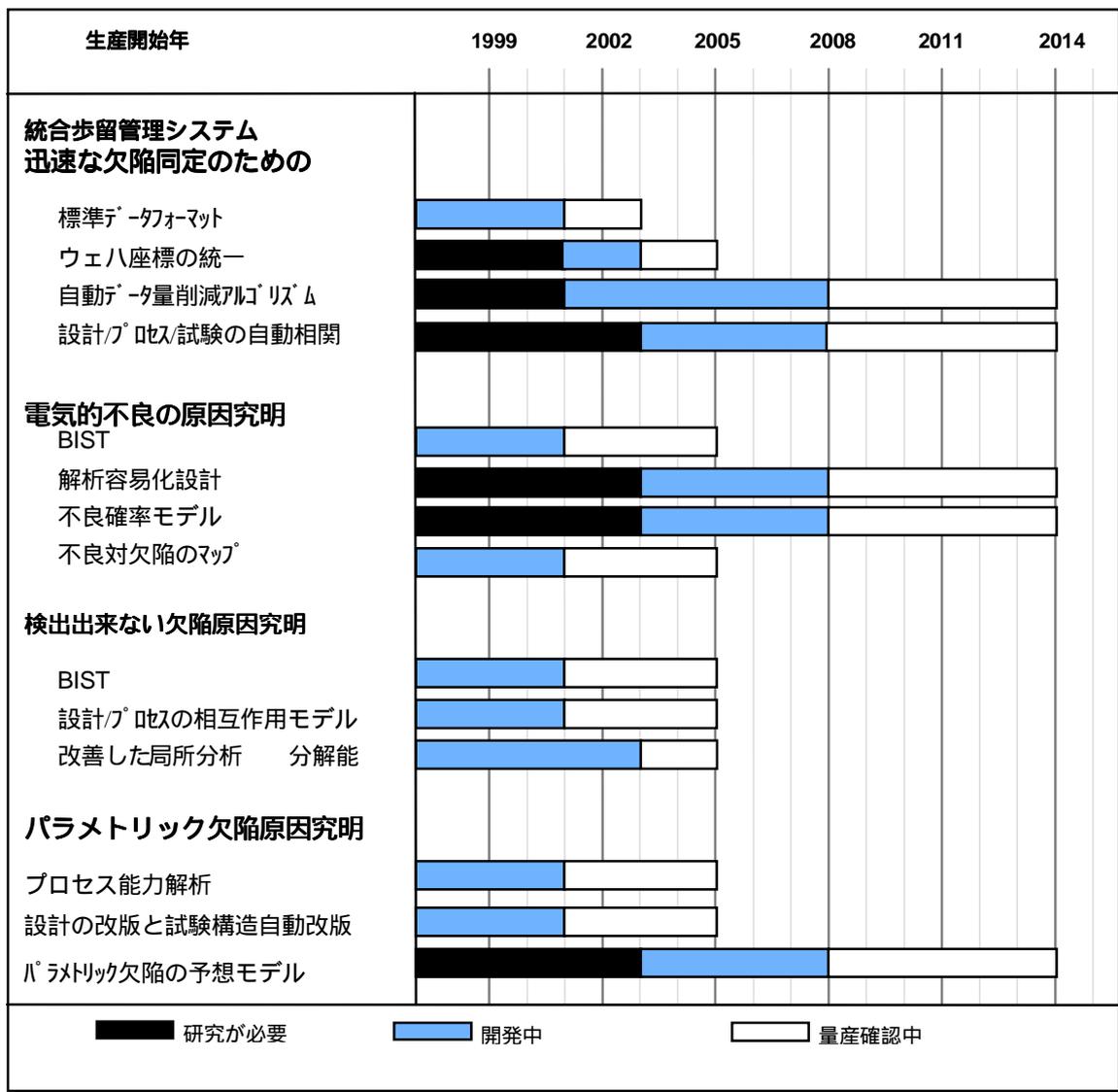


図 57 欠陥原因とメカニズムの解決策候補

#### 14-4-4 欠陥の発生防止と排除

プロセス装置 — プロセス装置の欠陥を低減することは、欠陥密度ターゲットを達成するための最大の課題である。次の 15 年に能力の大きな増進をもたらし、また、130-100nm およびそれ以降のデバイスのコスト効率的な大量生産を実現するため、解決策および技術の発展が期待される。図 58 参照。装置の欠陥ターゲットは、主に水平方向のスケーリングに基づく。しかし、縦方向の欠陥、特にゲート積層構造を問題にした時、金属、他の目に見えない汚染、そしてデバイスパラメータへの影響を理解する必要がある。新しい洗浄技術、その場(in-situ)チャンバーモニタリング、材料開発、そして改善された部品クリーニング技術の改善を含む他の技術は、ウェーハ処理毎のチャンバー清浄度の維持およびチャンバーのウェットクリーニング頻度の大幅低減に役立つ。それらの発展は、装置の稼働率も向上させる。ウェーハ裏面汚染制御のため、計測技術、装置の根本的改善を推進しなければならない。ウェーハ裏面から隣のウェーハ表面への金属/パーティクルのクロス汚染、リソグラフィにおける焦点深度/ホットスポット、静電チャック上でのパンチスルーなどは、すべて今後の装置開発

に向けての課題である。パーティクル防止技術（Oリングの材料選択、ガス流量/温度管理、ウェーハチャック最適化）は欠陥密度低減のためのキーテクノロジーであり続けるであろう。現在の装置およびプロセス設計を高度化するために、また、その場(in-situ)センサーからのデータ解釈やセンサー配置最適化のため、リアクターの汚染形成、輸送、堆積メカニズムなどの更なる原理的な究明が求められるであろう。それらの原理的な、物理的、化学的プラズマリアクターの汚染モデルが採用されるべきである。その場(in-situ)プロセス制御は、プロセス誘起欠陥を低減させることはもちろんのこと、プロセス後の測定を削減にするためにも、ますます重要になってくるだろう。装置における知的プロセス制御のために、装置パラメータがデバイス性能にどのように影響するのか原理的理解が必要である。新しいセンサーと新しい制御ソフトを装置メーカーやユーザーが簡単に取り付けられるようなオープンな制御システムは、知的プロセスコントロールを可能にするために必要となるだろう。

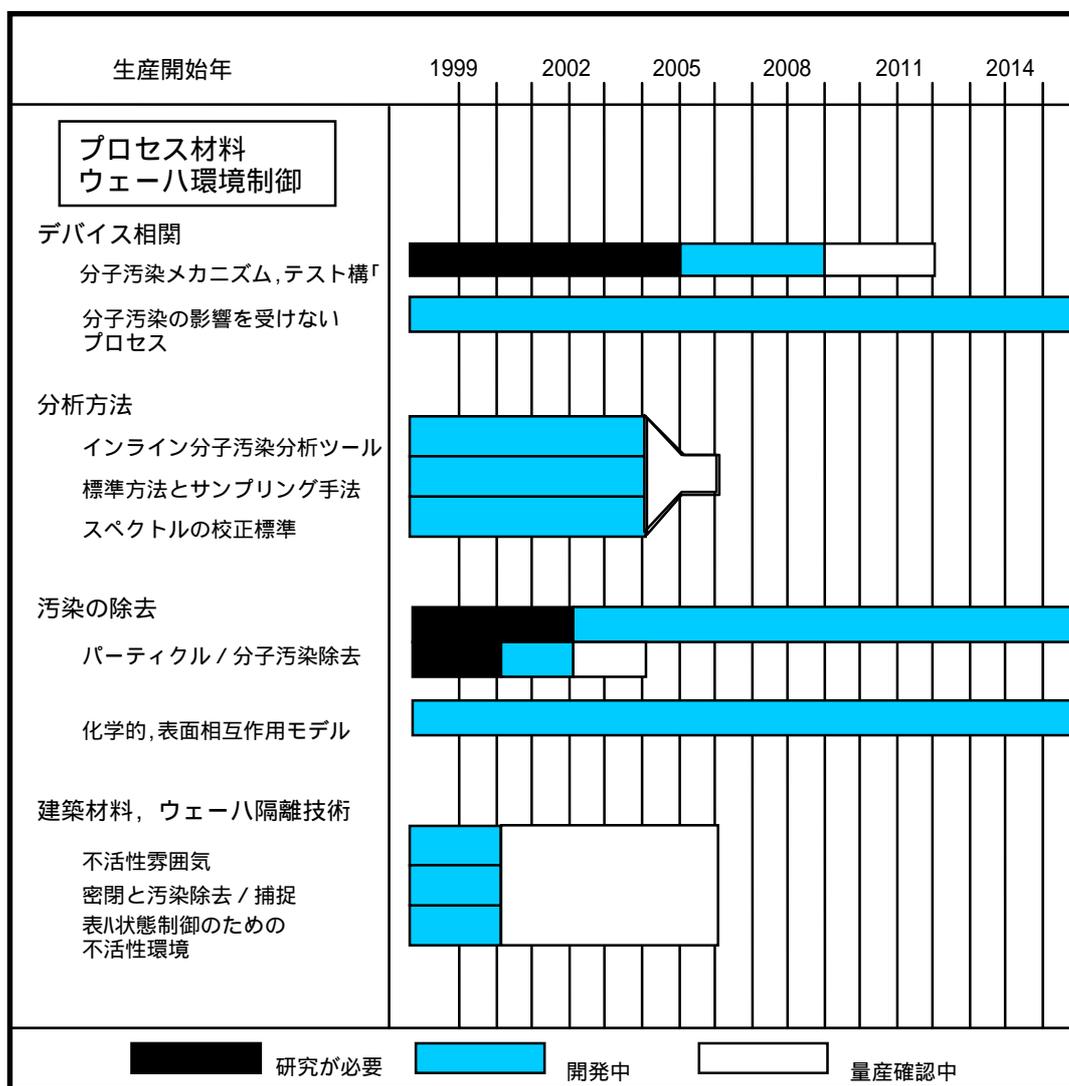


図 58 欠陥の発生防止と排除の解決策候補



り、高速オンライン分析技術、特に有機物検出の改善が必要である。特殊ガス用パーティクルフィルタに関して、連続モニター無しにフィルタが適切に機能することが期待されており、フィルタの信頼性を向上させるために、有効性と効率の実証が必要である。特殊ガスのユースポイントにおける 100nm 以下のパーティクル測定の開発は、インライン核凝縮カウンター(CNC)の開発、あるいは酸化性、腐食性、発火性および毒性のガスに対応した新技術の開発が必要になる。新材料に対する仕様、標準評価法の確立が求められるだろう。

ウェーハ環境制御 — 環境雰囲気中の制御すべき汚染物質の種類が増加するにつれ、測定能力も拡大しなければならない。パーティクルではない汚染を測る採用可能な精度、再現性のあるリアルタイムセンサーへの必要性が高まってくる。プロセスの敏感性が高まるにつれ、不活性ガス中でのウェーハ保管、搬送技術が必要となる。ゲート酸化前の洗浄、コンタクト形成前の洗浄、サリサイド工程は、真っ先にこの技術が必要となる工程である。加えて、不活性雰囲気の使用は、真空ロードロック装置への水分混入を低減し、それによって、汚染とロードロックの真空引き時間を低減する効果ももたらす。密閉式キャリアパージシステムが現存し進化している中で、ウェットステーションのような装置雰囲気の不活性化も必要であり、現在の挑戦課題である。ウェーハ隔離技術の進化とともに、キャリアおよびポッドの設計や材料選択は、雰囲気からウェーハを隔離し、汚染の影響を無くするためにさらに厳しくなるだろう。加えて、プロセス間のクロス汚染を助長しない材料及び設計が必要となる。密閉技術、低アウトガス、非吸着性の材料開発が、効果的なウェーハ隔離技術開発の鍵である。