

IEC/SC47D（半導体パッケージ）の標準化活動

日本の貢献が評価され、2004年にリエゾンD、Chairman、2007年にはSecretaryを取得

IEC/SC47Dの概要

まず始めにIEC/SC47Dの概要を紹介したいと思います。SC47Dの実際のタイトルは、Mechanical standardization for semiconductor devicesであり、半導体デバイス・モジュールの外形規格やそれを補足する共通規格類を作成しています。WGは2つあり、半導体パッケージの外形個別規格を審議するWG1：Package outlines、及び定義やデザインガイド、測定方法等を審議するWG2：Terms, definitions, practices and procedures and measuring methods for mechanical standardizationで構成されています。

WG1で審議した規格案は、IEC 60191-2のAmendmentとして発行されますが、1967年最初にAmendmentが発行されて以来、2007年7月に発行されたもので、ちょうど40番目の規格になります。昨年は、PC用メモリモジュールの外形規格が発行されるなど、パッケージ以外のモジュール外形にも裾野を広げつつあります。

一方、WG2では、パッケージの名前の付け方（60191-4シリーズ3規格）、パッケージデザインガイド（60191-6シリーズ12規格）等を審議してきていますが、2004年にはscopeを変更して、test and burn-in socketsについても扱えるようし、2007年6月には、初の半導体検査ソケットのIEC規格を発行できました。



写真 1. 2006年ベルリン会議

幹事及び参加国の動向

次に体制ですが、2003年まで、アメリカのMartin G. Freedman氏がChairmanとWG1 Convener、同じくアメリカのIngrid M. Taylor氏がSecretaryという要職を堅持していました。この間、日本は中村氏（ユニテクノ）がWG2のconvenerを務め、外形の測定方法やパッケージのデザインガイドなどのJEITA規格を多く国際規格化することができ、その結果、日本ではいち早くリエゾンDの権利が認められました（JEITAとの契約完了は2004年11月）。

これらの功績及び他の諸々の事情により、2004年には中村氏（ユニテクノ）がchairmanに就任し、このタイミングで、SecretaryはJulie Carlson（USA）氏に、WG1/WG2のconvenerはそれぞれJames Mark Bird（USA）氏、Michele Brazda（ドイツ）氏に交代しました。

この間、半導体後工程業界は、リーダーシップを取れる少数の国とそれに従う国に徐々に二極化していき、リーダーシップの取れる少数の国も数が減っていました。それとともに参加国は漸減し、開催場所によっては、参加国が4ヶ国に満たない場合も発生するようになってきています。

1998年にはオーストリア、2000年には英国が参加不可能の意思表示をしました。また、2005年にはオランダがPhillips社の半導体部門切り離しに伴い、Pメンバーを降りました。2007年にはアクティビティの低下

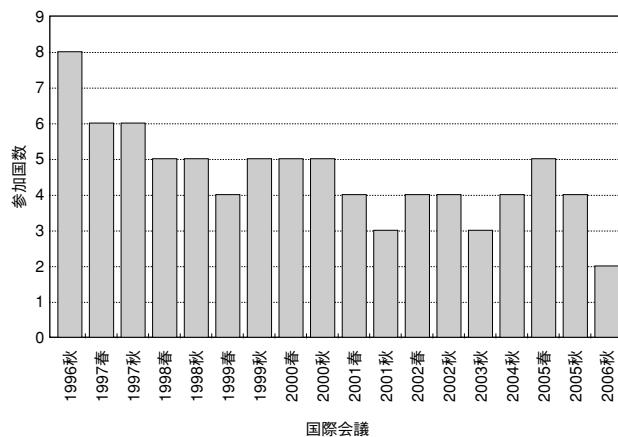


図 1. SC47D国際会議参加国数

(社)電子情報技術産業協会 IEC/SC47D国内委員会

していた米国が、幹事国を降りることになり、投票の結果、今後は日本が幹事国を務めることになりました。

豊富なリソースを活用して
JEITA規格を国際規格化

SC47D国内委員会…日本の活動

今度は、日本国内の活動を紹介したいと思います。

日本では、JEITAの半導体パッケージ標準化委員会(旧名称)が委託を受けて、審議を行うことになっています。1990年代半ばより、当時の春日幹事(NEC、2005年IEC1906賞受賞)のもと、委員長に飯田先生(岡山理科大学、2005年IEC1906賞受賞)をいただき、第一線には安生氏(エルピーダメモリ、2005年IEC-APC議長賞)を配して、精力的に活動を行いました。

もちろん提案の源になったのは、すべてJEITA規格です。SC47D国内委員会では、下記のような方針を立て、効率よく作業を進めました。

- ①JEITA規格を国際規格として提案
- ②他国提案は、JEITA規格との差違確認
- ③他国との整合性のための共通基盤整備

また、パッケージに関するJEITA規格は、国際的に整合性を保つしくみが既にできていました。それは、JEITAとアメリカのJEDECとの間で毎年行われているJWG#2という技術会合です。IECに提案する規格は、JWG#2でアメリカとハーモナイズした結果を反映したJEITA規格であり、完成度が高いのは当然と



写真2. 飯田先生と春日氏 (1906賞受賞記念祝賀会)



写真3. 国際整合性確保の場：JWG#2 (2006年)

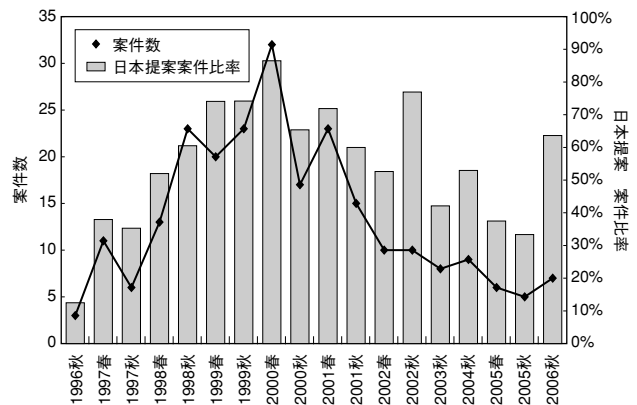


図2. 日本提案案件の推移

言えます。

メンバーは代わりつつも、これら豊富なリソースを活用して、日本は多くの提案を行ってきています。この結果、JEITAとIECとがリエゾンD契約に至ったのもごく自然な成り行きだと思います。JEITA規格が国際規格の仲間入りをしたと考えて良いと思います。

今後の取り組み

半導体業界は、システムインパッケージ (SiP) 等で差別化する方向に向かっています。積層パッケージの規格化等、時代のニーズに合わせた国際標準化を図り、アジア各国を巻き込みながら、半導体の健全な生産、貿易及び消費の増進を図ることにより、電子情報技術産業の発展に資し、我が国のみならず、世界経済の発展に寄与することを目指していききたいと思います。